

БЫСТРОДЕЙСТВУЮЩИЙ ЦИФРОВОЙ ФИЛЬТР УЗ СИГНАЛОВ

А.Н.Осинов, В.М.Бондарик

Белорусский государственный университет информатики и
радиоэлектроники, г.Минск

Цифровая обработка сигналов находит все большее применение в УЗ технике (акустическая эмиссия, измерители скорости потоков жидкости и газа, дальнометры и т.д.) [1,2]. Цифровые устройства контроля, дефектоскопии и диагностики характеризуются большим объемом вычислений. Одним из основных элементов цифровых фильтров является сумматор-накопитель. Параметры цифровой фильтрации в значительной степени определяются временем выполнения операций в сумматоре. Для увеличения скорости вычислений используются нетрадиционные системы счисления [3]. Недостатком подобного подхода является необходимость перевода данных из двоичной системы счисления в нетрадиционную на входе устройства и обратно на выходе, что требует дополнительных временных и аппаратных затрат. В докладе рассматривается вопрос синтеза быстродействующих фильтров УЗ-сигналов на основе преобразования сумм чисел.

Известно [4], что частота поступления сигнального вектора определяется временем сложения на сумматоре-накопителе. Для увеличения быстродействия сумматора-накопителя предлагается использовать преобразование операции сложения трех чисел в операцию сложения двух чисел [5]. Данное преобразование описывается следующими уравнениями:

$$\begin{aligned} X_1 + X_2 + X_3 &= X'_1 + X'_2 \\ X'_{1,i} &= X_{1,i} \oplus X_{2,i} \oplus X_{3,i} \\ X'_{2,i} &= X_{1,i-1} \cdot X_{2,i-1} \vee X_{2,i-1} \cdot X_{3,i-1} \vee X_{1,i-1} \cdot X_{3,i-1}, \end{aligned} \quad (1)$$

где X_i - значение i -го разряда числа. Как следует из (1), значения i -го разряда числа X'_1 зависят и определяются только из значений i -х разрядов чисел X_1, X_2, X_3 , а значения i -го разряда числа X'_2 - определяются и зависят только от значений $(i-1)$ -х разрядов чисел X_1, X_2, X_3 и не зависят от значений предыдущих разрядов. Следовательно, время преобразования не зависит от длины обрабатываемых чисел.

На рис.1 представлена схема сумматора-накопителя, реализованная в соответствии с (1). На вход устройства последовательно поступают N отсчетов $X_1, X_2 \dots X_N$ сигнала разрядности k , которые необходимо накопить. В начале работы сигнал с выхода тактового генератора обнуляет содержимое регистров 1, 2, 3, 4. Одновременно первый операнд

X_1 поступает на вход устройства. Данный отсчет и нулевое содержимое регистров 1 и 2 преобразуются в сумматоре 1 в два числа в соответствии с (1). По переднему фронту сигнала тактового генератора вычисленные значения заносятся соответственно в регистры 1 и 2, а по заднему фронту – данные числа из регистров 1 и 2 переписываются в регистры 3 и 4.

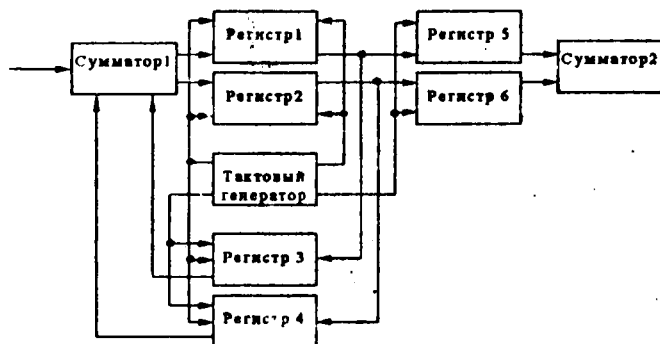


Рис.1 Сумматор-накопитель

Регистры 3 и 4 предназначены для хранения результатов сложения, полученных в предыдущих тактах. Аналогичным образом в следующем такте работы поступившее на вход устройства число X_2 складывается в сумматоре 1 с содержимым регистров 3 и 4. Результат сложения представляется двумя числами, сумма которых есть искомый результат. Таким образом, на выходе первого сумматора в i -м такте работы устройства появляется два числа X'_m и X''_{m+1} :

$$X'_m + X''_{m+1} = \sum_{i=1}^1 X_i. \quad (2)$$

В N -м такте в регистрах 1 и 2 хранится пара чисел, сумма которых дает результат накопления N отсчетов. Окончательное сложение выполняется в сумматоре 2. Для этого на входы регистров 5 и 6 поступает сигнал с тактового генератора, который разрешает перезапись данных из регистров 1 и 2 соответственно в регистры 5 и 6. Второй сумматор реализован по известной схеме как сумматор с последовательным переносом. Результат накопления чисел $X_1, X_2 \dots X_N$ поступает на выход устройства.

Анализ быстродействия данного устройства показал, что частота поступления отсчетов сигнального вектора зависит от соотношения

времени накопления в регистрах 1 и 2 и времени вычисления в сумматоре 2. Так, во время обработки данных во втором сумматоре, первый сумматор готов накапливать очередные входные данные. Если время суммирования во втором сумматоре меньше времени накопления N чисел в сумматоре 1 ($k \leq N$), то частота поступления данных в устройство равна:

$$f_T = \frac{1}{t_0}, \quad (3)$$

где t_0 - время вычисления одного разряда при суммировании входных данных. В противном случае ($k > N$):

$$f_T = \frac{1}{\left(\frac{k}{N}\right) \cdot t_0}. \quad (4)$$

Увеличение частоты поступления данных для первого (3) и второго (4) случаев в сравнении с устройством, реализующим типовой алгоритм, составляет соответственно:

$$B_1 = k, \quad (5)$$

$$B_2 = N. \quad (6)$$

Таким образом, установлено, что синтез цифровых фильтров УЗ-сигналов на основе преобразования сумм чисел позволяет увеличить частоту поступления входного вектора. Увеличение частоты тем выше, чем больше длина обрабатываемой последовательности и разрядность обрабатываемых отсчетов. Это позволит улучшить отношение сигнал/шум, сократить время обработки сигналов, увеличить быстродействие устройств УЗ контроля, дефектоскопии и диагностики.

ЛИТЕРАТУРА

1. Цифровые фильтры и их применение: Пер. с англ. / В. Каппеллини, А. Дж. Константинидис, П. Эмилиани. - М.: Энергоатомиздат, 1989. - 360 с.
2. Залманзон Л.А. Преобразования Фурье, Уолша, Хаара и их применение в управлении, связи и других областях. - М.: Наука, 1989.
3. Гамаюн В.П. Метод параллельного вычисления / Управляющие системы и машины, 1994, N1,2, с.10-13.
4. Цифровая обработка сигналов: Справочник / Гольденберг Л.М., Матюшкин Б.Д., Поляк М.Н. - М.: Радио и связь, 1985. - 312с.
5. Осипов А.Н. Синтез высокоскоростных цифровых процессоров сигналов // Реферативный сборник БЕЛИСА, 1997, вып.6, с.80.